

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **04-364040**

(43)Date of publication of application : **16.12.1992**

---

(51)Int.CI.

**H01L 21/316**

**H01L 21/263**

**H01L 21/306**

**H01L 21/3205**

---

(21)Application number : **03-138101**

(71)Applicant : **NEC CORP**

(22)Date of filing : **11.06.1991**

(72)Inventor : **NAMITA HIROMITSU**

---

## **(54) FLATTENING OF INTER-LAYER INSULATING FILM**

### **(57)Abstract:**

**PURPOSE:** To make a inter-layer insulating film to have a good flatness by a method wherein the inter-layer insulating film is formed on the uneven surface of a semiconductor substrate and the surface of the inter-layer insulating film is etched after energy beam is applied.

**CONSTITUTION:** After a silicon oxide film 2 is deposited on a silicon substrate 1, a step is formed with a polysilicon film 3 and then a BPSG film 4 is deposited. Nextly, electron beam 5 having the uniform intensity is applied as an energy beam to the entire surface of the substrate. Then, the substrate is etched in an etchant which is a mixture of hydrofluoric acid and pure water to flatten the surface of the BPSG film 4. After that, the substrate is heat- treated in nitrogen to smooth the BPSG film and to make the quality of the film uniform. Consequently, the etching rate is larger in the protruding part of the inter-layer insulating film than in the recessed part. Therefore, the flattening of the semiconductor substrate can be performed by optimizing the thickness of the inter-layer insulating film.

*Reference 2*

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-364040

(43)公開日 平成4年(1992)12月16日

(51) Int.Cl.*	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/316	G	8518-4M		
21/263		8617-4M		
21/306	D	7342-4M		
21/3205		7353-4M	H 01 L 21/ 88	K

審査請求 未請求 請求項の数 1 (全 3 頁)

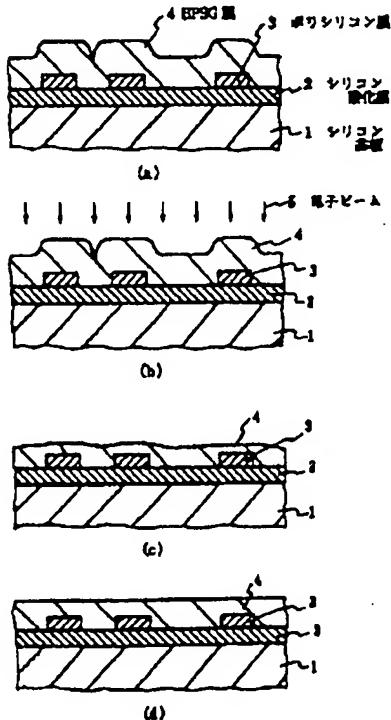
(21)出願番号	特願平3-138101	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成3年(1991)6月11日	(72)発明者	波田 博光 東京都港区芝五丁目7番1号日本電気株式会社内
		(74)代理人	弁理士 内原 晋

(54)【発明の名称】 層間絶縁膜の平坦化方法

(57)【要約】

【目的】パターン密度依存性のない層間絶縁膜の平坦化方法を提供する。

【構成】凹凸のあるシリコン基板1の表面にBPSG膜4を付着させ、その表面に電子ビーム5の照射を行なう。次でBPSG膜5の表面をエッティングして平坦化を行う。



## 【特許請求の範囲】

【請求項1】 凹凸のある半導体基板表面に層間絶縁膜を形成する工程と、この層間絶縁膜の表面にエネルギー ビームの照射を行った後この層間絶縁膜の表面をエッティングする工程とを含むことを特徴とする層間絶縁膜の平坦化方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は層間絶縁膜の平坦化方法に関し、特に凹凸のある半導体基板表面上に堆積した層間絶縁膜を平坦化する方法に関する。

## 【0002】

【従来の技術】 半導体基板上の表面段差を少なくするために、ホウ素およびリンを含有したシリコン酸化膜(BPSG膜)、またはリンを含有したシリコン酸化膜(PSG膜)を層間絶縁膜として用い、熱処理することによりリフローさせ、平坦化する方法が従来より用いられている。

## 【0003】

【発明が解決しようとする課題】 上述した従来の層間絶縁膜の平坦化方法では以下に述べるような問題点がある。

【0004】 BPSG膜またはPSG膜のリフロー処理により半導体基板表面の平坦化を行う場合、段差バターンの密度により平坦化後の形状が異なってしまう。つまり、バターン密度の大きい所では凸部間の狭い溝が埋め込まれて非常に良い平坦性が得られるが、バターン密度が低いと凸部間が広いためここを埋め込むことはできず、凹凸のある急峻な段差はなくなるが、絶対段差は緩和されない。つまり、凹凸が平滑化されるのみであり、全面にわたっての平坦化はできない。このため半導体装置の製造歩留りが低下する。

【0005】 本発明の目的は、この様な従来の問題点を解決し、バターン密度依存性のない層間絶縁膜の平坦化方法を提供することにある。

## 【0006】

【課題を解決するための手段】 本発明の層間絶縁膜の平坦化方法は、凹凸のある半導体基板表面に層間絶縁膜を形成する工程と、この層間絶縁膜の表面にエネルギー ビームの照射を行った後この層間絶縁膜の表面をエッティングする工程とを含むものである。

## 【0007】

【作用】 一般に広く層間絶縁膜として用いられるCVD酸化膜等は、熱処理することによりウェットエッティングに対するエッティングレートが小さくなる。本発明では、この現象を利用して半導体基板表面の平坦化を行う。

【0008】 半導体基板表面に均一なビーム強度を有するエネルギー ビームの照射を行い加熱処理を行う。一定

時間のビーム照射の後、ビーム照射を中止し、その後、層間絶縁膜のウェットエッティングを行う。以上の工程により半導体表面に形成された凸部は、下層にポリシリコン等の熱伝導の良好な層が存在するため冷却速度が速く、均一なビーム強度のエネルギー ビームを照射すると凹部に比べ温度が低くなる。したがって、層間絶縁膜の凸部は凹部に比べエッティングレートが大きくなり、膜厚を最適化することによりエッティングにより半導体基板表面の平坦化を行うことができる。

## 10 【0009】

【実施例】 次に本発明について図面を参照して説明する。図1(a)～(d)は本発明の一実施例を説明するための工程順に示した半導体チップの断面図である。

【0010】 まず、図1(a)に示すように、シリコン基板1上にシリコン酸化膜2を1μmの厚さに堆積後、ポリシリコン膜3の段差を形成し、BPSG膜4を堆積した構造のものを形成した。段差の形成に用いたポリシリコン膜3の膜厚は0.5μm、ポリシリコン膜のストライプの幅は1μm、ポリシリコンストライプの間隔は

20 1～10μmとした。また、ここでは層間絶縁膜としてBPSG膜4を用い、その膜厚は1.0μmとした。

【0011】 次に図1(b)に示すように、エネルギー ビームとして均一なビーム強度を有する電子ビーム5を基板表面全面に照射した。電子ビーム照射条件としては、例えばビーム径1.0mm、加速電圧15kV、ビーム電流1mA、ビーム走査速度0.1～1cm/秒、基板加熱温度500℃とした。

【0012】 次に図1(c)に示すように、フッ酸と純水を1:10の割合で混合したエッティング液中でエッ

30 ティング処理を行い、BPSG膜4の表面を平坦化した。

【0013】 次に図1(d)に示すように窒素中で850℃、30分の熱処理を行い、BPSG膜の平滑化を行うとともに、膜質の均一化を行った。

## 【0014】

【発明の効果】 以上説明したように本発明によれば、従来よりも層間絶縁膜の平坦性を良好にできる。したがって製造上の問題点が減少し、半導体装置の製造歩留まりの向上が期待できるなどの効果がある。

## 【図面の簡単な説明】

40 【図1】 本発明の一実施例を説明するための半導体チップの断面図である。

## 【符号の説明】

- 1 シリコン基板
- 2 シリコン酸化膜
- 3 ポリシリコン膜
- 4 BPSG膜
- 5 電子ビーム

【図1】

